

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A)

昭63-77285

⑬ Int.Cl.⁴

H 04 N 7/18

識別記号

庁内整理番号

D-7245-5C

⑭ 公開 昭和63年(1988)4月7日

審査請求 未請求 発明の数 1 (全11頁)

⑮ 発明の名称 映像信号処理装置

⑯ 特 願 昭61-222690

⑰ 出 願 昭61(1986)9月20日

⑱ 発 明 者 荒 木 昭 士 東京都品川区北品川6丁目7番35号 ソニー株式会社内

⑲ 出 願 人 ソ ニ ー 株 式 会 社 東京都品川区北品川6丁目7番35号

⑳ 代 理 人 弁理士 志賀 富士弥

明 細 書

1. 発明の名称

映像信号処理装置

2. 特許請求の範囲

テレビカメラ等の撮像装置より入力する映像信号と基準信号を比較して映像信号の画像情報の変動を検出する映像信号の処理装置において、基準信号と前記撮像装置より入力する映像信号を比較して画像情報の変動を検出と同時に前記映像信号に基づいて前記基準信号を更新するための更新データを形成し、所定のタイミングで前記基準信号を前記更新データにて更新するようにしたことを特徴とする映像信号処理装置。

3. 発明の詳細な説明

以下の順序で本発明を説明する。

A 産業上の利用分野

B 発明の概要

C 従来の技術

D 発明が解決しようとする問題点

E 問題点を解決するための手段

F 作用

G 実施例

H 発明の効果

A 産業上の利用分野

この発明は、テレビカメラ、ビデオカメラ等の撮像装置より入力する映像信号の画像情報の変動を検出するための映像信号処理装置に関するものである。

特に、所謂防犯カメラ装置等の所定領域を撮像装置を用いて監視する監視装置において画像情報の変動を自動的に検出するための映像信号処理装置に関するものである。

B 発明の概要

本発明はテレビカメラ等を用いた監視装置における画像変動を撮像装置から入力する映像信号と予め設定する基準信号とを比較して検出するようにした映像信号の処理装置において、所定のタイ

ミングで基準信号を更新することによって、監視装置が監視する監視領域の環境変化に基準信号を順応させるようにしたものである。さらに、本発明は基準信号の更新用データを基準信号と映像信号を比較して画像の検出を行なう画像変動検出過程において形成するようにして、基準信号過程においても画像変動の検出を連続して行ない得るようにしたものである。

C 従来の技術

従来より、所定の監視領域をテレビカメラ、ビデオカメラ等の撮影装置にて撮影し、その画像を監視することによって監視領域への泥棒の侵入等の異変を検知するようにした、所謂防犯カメラ等の監視装置が知られている。従来の監視装置においては撮影装置より出力される画像情報を、CRT等のモニタスクリーン上に再生してこれを監視するか、又は、VTR(ビデオテープレコーダ)装置によって記録するように構成されている。この場合、前者にあつては、モニタを人間が監視

しかしながら、この種の映像信号処理装置においては映像信号に重畳するノイズの影響による誤検出の防止が重要な課題となつている。即ち、映像信号には蛍光灯の点滅周期と撮影装置の撮像周期の不一致等によって生じるフリツカノイズ等のノイズが重畳しており、このノイズの影響によって実際には監視領域に異変を生じていないにもかかわらずノイズの影響による画像に変動を検出して監視領域に異変があつたと判断してしまう恐れがあつた。このノイズの影響による誤検出を防止するためには前記の閾値を比較的大きくすることが考えられるが、閾値を大きく設定することによって閾値を下回る比較的少数の画素に画像情報の変化が生じるような画像変動が検出不能となる。

従つて、監視装置の監視領域の異変に対する検出感度が低下してしまう結果となつていた。

そこで、こうした問題を解消するために出願人は映像信号を処理して比較データとしての基準信号を形成し、この基準信号と映像信号を比較して画像の変動を検出するようにした映像信号の処理

することを要する不便が有り、一方VTRに録画する場合にはVTRテープの録画時間によって制約を受けることになる。また、後者においてはVTRの録画時間を長くするためにコマ落として録画することも試みられているが、この場合間引きされた映像信号中に異変を示す画像情報が含まれていた場合にはこれを検知出来ない欠点を有していた。

これらの従来の問題点を解消するために、撮影装置の出力する映像信号を処理して自動的に画像変化を検出するようにした装置が提案されている。この種の装置は、例えば、実開昭53-1120226に示されている。この装置においては、撮影装置より入力する映像信号を1フィールド前の映像信号と比較して、画像情報の一致しない画素の数を示す比較出力を得、この比較出力を所定の閾値と比較して、比較出力の値が閾値を上回った場合に画像に変動があつたものと判定している。

D 発明が解決しようとする問題点

装置を提案した。

本発明は出願人の提案した映像信号の処理装置における基準信号を効率的に形成出来るとともに、基準信号の形成処理によって映像信号の画像変動検出処理を中断することのないようにした映像処理装置を提供することを目的としている。

E 問題点を解決するための手段

上記及び上記以外の目的を達成するために、本発明による映像信号処理装置テレビカメラ等の撮像装置より入力する映像信号と基準信号を比較して映像信号の画像情報の変動を検出する映像信号の処理装置において、基準信号と前記撮像装置より入力する映像信号を比較して画像情報の変動を検出する検出過程と平行して前記映像信号に基づいて前記基準信号を更新するための更新データを形成し、所定のタイミングで前記基準信号を前記更新データにて更新するようにしたことを特徴としている。

F 作用

本発明によれば、基準信号と映像信号を比較して、画像の変動を検出する過程において、これと平行して基準信号を更新するためのデータが形成されるので、画像の変動検出処理を中断することなく基準信号の更新を行なうことが出来る。

特に、本発明の映像処理装置は上記のように基準信号の更新を画像変動の検出処理を中断することなく行ない得るので、複数の撮像装置を用いた多チャンネルの監視装置において、その映像信号処理を円滑に行なうことが出来るものとなる。

G. 実施例

以下に本発明の好適実施例による映像信号処理装置をテレビカメラ等を用いた監視装置の画像変動の検出装置として用いた例を添付する図面を参照して説明する。

第1図は本発明の映像処理装置を含む監視装置の概略を示すブロック図である。第1図に示すように、監視装置は複数のテレビカメラ10を有し

をモニタ装置14に送出する。スイッチャ12は更に所定の順番及びタイミングで映像信号処理装置100に inputs する各カメラよりの映像信号を切替える。なお、図示の実施例においては、スイッチャ12のモニタ装置14に対する映像信号の切換えと、映像信号処理装置100への映像信号の切換えをそれぞれ独立して行なうように構成されており、モニタ装置14による監視と、映像信号処理装置100による監視がそれぞれ独立して行われるようにしている。これは、映像信号処理装置の信号処理速度でモニタの画像を切換えた場合にモニタ装置の目視による監視が実質的に不可能なためである。従って、スイッチャ12はモニタ装置14に対する映像信号は切換えは目視による監視が可能な時間間隔で行ない、一方、映像信号処理装置に対する映像信号の切換えは各カメラからの映像信号の処理が連続的に行ない得るタイミングで行われる。

映像信号処理装置100は、映像信号を論理値“1”、及び“0”のデジタルデータに後述の要領で

ている。カメラ10はそれぞれ所定の監視領域の画像情報を映像信号として出力する。カメラ10の出力する映像信号はスイッチャ12に input される。スイッチャ12には、CRT等にて構成するモニタ装置14、ビデオプリンタ等の記録装置及び映像信号を処理して画像の変動を検出する本発明の好適実施例による映像信号処理装置100が接続されている。スイッチャ12及び映像信号処理装置には更に手動操作により監視装置を制御するコントロールパネル18が接続されている。

スイッチャ12は各カメラ10より連続的に input される映像信号を受け、input する映像信号の内の一つを選択してモニタ装置14に出力する。モニタ装置14は、スイッチャ12より input する映像信号に含まれる画像情報をモニタスクリーンに再生する。スイッチャ12による映像信号の選択は通常所定の順番及びタイミングで映像信号 input をモニタ装置14に接続して行われるが、コントロールパネル18よりカメラが指定された場合には、指定されたカメラ10より input する映像信号

変換する二値化回路を有している。二値化回路における映像信号の二値化に用いる閾値レベルは自動調整も可能では有るが、図示の例においてはコントロールパネル18の手動操作によって行ない得るものとなっている。映像信号処理装置100は二値化した画像データを予め設定する基準データと比較して、両データが一致しない場合に画像の変動を示す変動検出信号を発生する。この変動検出信号はスイッチャ12に設けたアラーム発生装置20と励起してアラームを発生する。なお、図示の例においてアラーム発生装置20はスイッチャ12内に設けられているが、これを外部装置としてスイッチャ12又は映像信号処理装置に接続することも当然可能である。また、変動検出信号が input されるとスイッチャ12は記録装置にコントロール信号と変動が検出された時点の画像データを出力する。このコントロール信号によって記録装置16も起動され、変動検出時点における画像情報を記録する。記録装置としては、VTR装置を用いて画像の変動を検出した場合に所定時

間VTRを駆動して映像信号を記録することも可能であるが、本実施例においてはビデオプリンタを用いて変動検出時点の映像信号に基づいて、画像をプリントするように構成されている。このため、記録装置にはビデオメモリ22及びビデオプリンタ24が設けられている。ビデオメモリ22は映像信号の画像変動検出時点の画像情報をスイッチヤ12より受ける。ビデオプリンタ24はビデオメモリの記憶内容に基づいて画像をプリントする。

第2図は、本発明の好適実施例による映像信号処理装置の詳細を示している。なお、上記のように上記の実施例においては本発明の映像処理装置は複数のカメラ10を有する多チャンネルの監視装置に適用した例を示したが、以下の説明においては説明を明快にするために単チャンネルの映像信号処理として説明する。本発明の映像信号処理装置100はマイクロプロセッサを含むデジタル回路にて構成されている。周知のようにマイクロプロセッサ102はCPU104、ROM106

レルデータに変換された画像データはそれぞれ座標コンパレータ110にて指定された座標位置に割当てられたRAMのアドレスRMEMに書込まれる。なお、RAM106のRMEM領域には1フィールド分の画像データを書込み全部の画素について画像の変動を検知することは当然可能では有るが、処理速度が遅くなるとともにこれを格納するために大容量のメモリが必要となる。一方、監視装置の機能を考えた場合、カメラ10から送出される映像信号の全画素についてその画像変動を検出することは不要である。そこで、本発明の好適実施例においては、第3図に斜線部分で示すように1フィールドの画像の内の所定の領域を変動検出領域と定めて、この変動検出領域について画像の変動を監視するようにしている。この結果、画像データを格納するRAM106のRMEM領域の容量を比較的小さく出来るようになるとともに、S/P変換回路120の容量も小さくすることが出来る。また更に、本発明の実施例においては変動検出領域を第4図に示すように4バイトの

及びRAM108にて構成されている。CPU104には更に座標コンパレータ110がバスライン112を介して接続されている。座標コンパレータ110はスイッチヤ12より出力された映像信号より同期分離回路119にて分離され、更に垂直同期分離回路114にて分離された垂直同期信号Vsyncが入力されるとともに、水平同期信号Hsyncが同期分離回路119から直接入力されている。更に、座標コンパレータ110には水平同期信号に同期した例えば4MHzのクロック信号を発生するクロック発生回路116が接続されている。座標コンパレータ110においては垂直同期信号Vsyncと水平同期信号Hsync及び前記のクロック発生回路116より入力するクロックによって各画像データのアドレスを指定する。スイッチヤ12にて同期信号を分離された映像信号の画像データ成分は二値化回路118にて二値化され、シリアル/パラレル変換回路(以下S/P変換回路と略称する)120に入力され、パラレルデータに変換される。S/P変換回路120にはパラ

コラムに分割するとともに、S/P変換回路120の容量を4バイトに設定し、S/P変換回路120においてラッチされた画像データがRMEMに第4図に矢印にて示す容量で書込むように構成している。

映像信号中の変動検出領域の検出は、CPU104に変動検出領域の座標位置を示す基準座標データを出させ、これと座標コンパレータ110において検出される入力画像データの座標位置を比較して、第3図A1、A2…の各水平走査線上的変動検出領域の始点位置を検出し、この始点位置から変動検出領域の幅に対応する数の画素に対応する画像データをRAM106のRMEM領域に書込むようになっている。

なお、多チャンネルの映像信号について各映像信号の前記の所定の変動検出領域についてのみ画像の変動を検出する場合においては、各チャンネルの映像信号が互いに同期していないため、各チャンネルの変動検出領域の座標位置を正確に検出することが必要となる。このため、本発明の好適

実施例による映像信号処理装置においては、チャンネル切換のコマンドがCPU104から発生によって座標コンパレータ110をリセットし、次に垂直同期信号に同期して座標の検出を開始させるようにして、チャンネル切換時の変動検出領域の検出が各チャンネルについて正確に行なえるようにしている。

第5図及び第6図に示されるように、二値化回路118及び同期分離回路119はそれぞれコンパレータ118a及び119aにて構成されている。二値化回路118を構成するコンパレータ118aの負入力端子はスイッチヤ12の映像信号出力端子に接続されている。一方、二値化回路118のコンパレータ118aの正入力端子には可変抵抗118bが接続されている。この可変抵抗118bの抵抗値はコントロールパネル18の操作によって可変になっており、この抵抗値を変化させることによって第6図に示す二値化の閾値V1を変更する。周知のように二値化回路118にて二値化されたデジタル画像データは輝度レベルが閾

値V1以上の信号領域においてはその論理値レベルが“1”となり、一方輝度レベルが閾値よりも低い信号領域ではその論理値レベルが“0”となる。従って、デジタル画像データは各画素位置における輝度レベルを“1”又は“0”で示す信号となる。

一方、コンパレータ119aの負入力端子にはスイッチヤ12から映像信号が入力され、正入力端子には同期基準値V0を示す同期基準信号が入力されている。コンパレータ119aは、第6図に示すように両入力端子のレベルを比較して同期信号を検出し、同期信号を示すパルス信号を発生する。前記したように、同期分離回路119から出力された同期パルス信号は垂直同期信号と水平同期信号に分離されて、座標コンパレータ110に入力される。

第7図乃至第11図には映像信号処理装置100における基準信号の形成プロセスと、この基準信号が示されている。第9図はROM106に格納され、CPU104にて実行される映像処理プログラムが示されている。また、第7図には

RAM108構成が示されており、第8図にはRAM108の各アドレスGMEM1、GMEM2…GMEM8の構成が示されている。これらのアドレスはそれぞれ8チャンネルのカメラ10より入力する画像データおよび基準信号データが格納される。従って、短チャンネルの映像信号処理を行なう場合には、単一のアドレスが使用される。各アドレスは第一の領域106aと第二の領域106bとに分割されており、第一の領域106aには後述する基準データの更新に用いるデータが格納され、第二の領域106bには現在使用している基準データが格納されている。第8図に示すように、基準データを更新するために第一の領域106aに格納されるデータは各画素に対応する論理和(OR)データ(O1信号)と論理積(AND)データ(A1信号)にて構成されている。また、基準データは前記のO1信号と排他的論理和(EXOR)データ(X1信号)とにて構成されており、各画素に対応するアドレスにO1信号とX1信号が一对の基準データとして格納される。

前記のように基準データは複数フィールド分(nフィールド分)の映像信号をサンプリングし、サンプリングしたnフィールド分の映像信号を比較し、各フィールド間で論理値レベルが変動する画素を検出し、この論理値レベルが変動する画素に対応する基準信号の信号領域を不感領域として、この不感領域では基準信号と映像信号の比較が行なわれる内容にしている。

基準信号は映像信号処理プログラムの初期化ステップ1000に続くステップ1002乃至1012にて形成される。初期化ステップ1000においては前記したRAM106のGMEM領域の第一の領域106aが初期設定される。この初期設定において、各画素のO1信号は全て論理値レベル“0”に設定され、A1信号は全て論理値レベル“1”に設定される。

次いで、ステップ1002にて第一番目のフィールドの画像データを読込み、ステップ1004にて読込んだ画像データのそれぞれの画素の論理値レベルとRAM106のGMEMの第一の領域

106aに格納された対応するアドレスのO1信号とのORを求めて、各アドレスのO1信号を更新する。

次いで、ステップ1006にてRAM106のGMEMの第一の領域106aに格納された対応するアドレスのA1信号と各対応する画素の論理値レベルのANDをとり、これによってそれぞれに対応するアドレスのA1信号を更新する。

ステップ1006の処理の終わった時点で、図示しないカウンタのカウント値に1が加算される。ステップ1008では、カウンタのカウント値が所定のフィールド数(n)に達したか否かを調べる。カウント値がnに達していない場合にはステップ1002に戻り、次のフィールドの画像データを取込み、これについて前記したステップ1004及び1006の処理を実行する。従って、ステップ1002乃至1006の処理はn回繰返されることになり、n回処理の終わった時点におけるO1信号及びA1信号はnフィールド分の画像データより形成されたこととなる。このnフィール

れたO1信号とステップ1010で得られたX1信号をそれぞれO2信号及びX2信号として第二の領域106bの各アドレスに基準データとして格納される。O2信号とX2信号にてなる基準データの形成を完了すると、ステップ1013においてGMEM領域の第一の領域106aのO1信号は凡て"0"に初期化され、A1信号は凡て"1"に初期化される。続いて、ステップ1014にて引き続き入力する映像信号の画像データ(V信号)を取込み、画像の変動を監視する処理を開始する。

ステップ1014にて取込んだV信号についてステップ1016にてそれぞれ対応するアドレスに格納されたO2信号及びX2信号とのORとEXORをとる。(第11(A)、11(B)及び(C)図参照)。即ち、ステップ1016においては、またX2信号と対応するV信号のORをとり(第11(D)、11(E)、11(G)及び11(H)図参照)、次いで、このORデータとO2信号のEXORをとる(第11(F)及び11(I)図参照)。この時、画

ド分の画像データをサンプリングして得たORデータはnフィールド分の画像データの論理値レベルが全て"0"の画素に対応するアドレスのみが"0"を持つことになる。一方、nフィールドの画像データをサンプリングして得られる1信号は、nフィールド分の画像データの論理値レベルが常に"1"の画素に対応するアドレスのみが論理値レベル"1"を持つことになる第10(E)図及び第10(B)図参照)。

ステップ1008にてnフィールド分の画像データのサンプリングを完了したことが検出されると、ステップ1010にて、上記のステップ1004及び1006の処理にて得られたO1信号とA1信号のEXORをとりX1信号とする。この時、ステップ1010で得られたX1信号はnフィールド分の画像データの論理値レベルが"1"又は"0"で変化しない画素に対応するアドレスで"0"となり、画像データの変動する画素に対応するアドレスでは"1"となる。

ステップ1012で、ステップ1004で得られた画像データに変動がない場合には、第11(D)、11(E)及び11(F)図に示すように、ORデータとO2信号のEXORの論理値レベルは全ての画素について"0"となる。一方、画像データに変動が有る場合には、第11(G)、11(H)及び11(I)図に示すようにORデータとO2信号のORの論理値レベルは画像データの変動した画素について"1"となる。

ところで、本発明を適用する監視装置においては単一の画素に画像変化が起こることはありえないので、上記のステップ1016の処理において単一の画素について論理値レベル"1"が検出されたとしても、これによって監視領域の異変と判断することは出来ない。そこで、ステップ1018では上記のステップ1016で求めたEXORの論理値レベルが"1"となっている画素について隣接する画素のEXORをチェツクし、隣接する画素の全てのEXORの論理値レベルが"0"の場合には、当該画素の論理値レベルを"0"に補正する。

次に、ステップ1020にて論理値レベル“1”のEXORの存否を調べ、論理値レベル“1”のEXORが存在しない場合にはステップ1014に戻って次のフィールドの画像データについてステップ1016乃至1020の処理を実行する。

一方、ステップ1020において論理値レベル“1”のEXORが検出された場合には、ステップ1022で変動検出信号を出力して、アラーム20の励起すると共に、記録装置16を起動する。ステップ1022で、変動検出信号を出力すると共に、RAMの第二の領域106bに格納された基準データをリセットする。こののち、ステップ1024で所定時間待機状態を保持し、所定時間経過後にステップ1000に戻って映像信号処理を再開する。

なお、上記の処理に用いる基準データは経時的な監視領域の例えば日射の変化による影の変化等の環境変化に応じて更新する必要がある。そのため、所定時間毎に上記のステップ1002乃至1008の処理を実行して基準データを更新する

処理と同様である。即ち、ステップ1020にて映像信号の変動が検出されなかった場合にはステップ1100にてステップ1014にて読込まれたフィールドのV信号のそれぞれの画素の論理値レベルとRAM106のGMEMの第一の領域106aに格納された対応するアドレスのO1信号とのORを求めて、各アドレスのO1信号を更新する。次いで、ステップ1102にてRAM106のGMEMの第一の領域106aに格納された対応するアドレスA1信号と各対応する画素の論理値レベルのANDをとり、これによってそれぞれに対応するアドレスのA1信号を更新する。

ステップ1102の処理の終わった時点で、カウンタのカウント値に1が加算される。ステップ104では、カウンタのカウント値が所定のフィールド数(n)に達したか否かを調べる。カウント値がnに達していない場合にはステップ1014に戻り、次のフィールドのV信号を取込み、これについて前記したステップ1100及び1102の処理を実行する。従って、ステップ1100乃

ことが必要となる。単チャンネルの映像信号の処理を行なっている限りにおいては上記のように所定時間毎にステップ1000乃至1008の処理を実行しても大きな問題を生じることはないが、これを第1図の多チャンネルの監視装置に適用した場合には各チャンネルの基準データ形成に無視出来ない時間が必要となり、この基準データの更新を実行している間画像の監視を行ない得なくなる問題が生じる。

そこで、本発明の実施例においては、ステップ1014乃至1020の画像監視処理に続いてステップ1100乃至1104の処理を実行して所定数(m)のフィールド分の画像データより基準データを形成するためのO1信号とA1信号をRAM106のGMEMの第一の領域106aに形成する。このため、ステップ1020とステップ1014の間にステップ1100乃至1104が挿入されている。このステップ1100乃至1104のO1信号とA1信号の形成プロセスは、基本的に上記したステップ1000乃至1006の

至1102の処理はm回繰返されることになる。ステップ1104にてmフィールド分のO1信号及びA1信号のサンプリングを完了したことが検出されると、ステップ1010にて、上記のステップ1100及び1102の処理にて得られたO1信号とA1信号のEXORをとり、ステップ1012で、ステップ1100で得られたORデータとステップ1106で得られたX1信号は第二の領域106bの各アドレスに基準データ、即ちO2信号及びX2信号として格納される。

従って、基準データはmフィールド毎に更新されることになる。

H 発明の効果

本発明によれば、基準信号と映像信号を比較して、画像の変動を検出するようにして映像信号の変動の検出をノイズの影響を受けることなく行ない得るようにするとともに、映像信号と基準信号の比較過程において、これと平行して基準信号を更新するためのデータが形成されるので、画像

の変動検出処理を中断することなく基準信号の更新を行なうことが出来る。特に、本発明の映像処理装置は上記のように基準信号の更新を画像変動の検出処理を中断することなく行ない得るので、複数の撮像装置を用いた多チャンネルの監視装置において、その映像信号処理を円滑に行なうことが出来るものとなる。

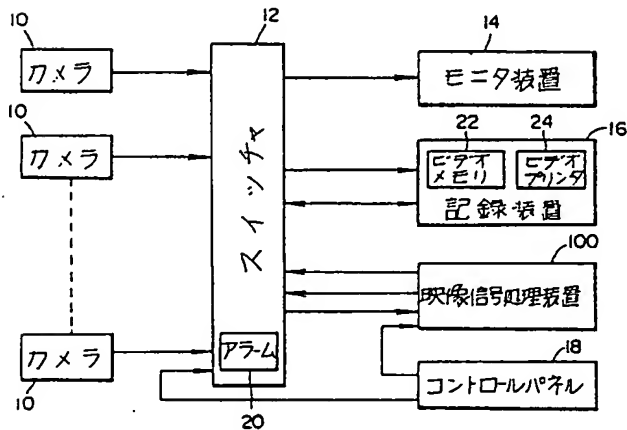
4. 図面の簡単な説明

第1図は本発明の好適実施例による映像信号処理装置を含む監視装置の全体を示すブロック図、第2図は本発明の好適実施例の映像信号処理装置のブロック図、第3図は画像データ中の変動検出領域を示す説明図、第4図はRAMのRME領域のデータ格納要領を示す図、第5図は映像信号処理回路の二値化回路と同期分離回路を示す回路図、第6図は二値化回路と同期分離回路の動作を示す波形図、第7図及び第8図はRAMのGME領域の構成を示す図、第9図は映像処理プログラムのフローチャート、第10(A)乃至10(E)

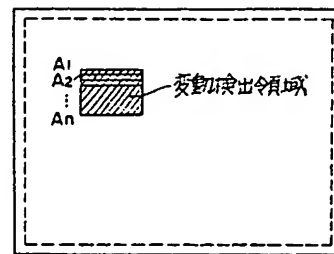
図は基準信号形成過程を説明する波形図、及び第11(A)乃至11(I)図は映像信号処理プログラムの説明に用いる波形図である。

10…カメラ、12…スイッチャ、14…モニタ装置、16…記録装置、18…コントロールパネル、20…アラーム、100…映像信号処理装置、102…マイクロプロセッサ、110…座標コンパレータ、120…S/P変換回路である。

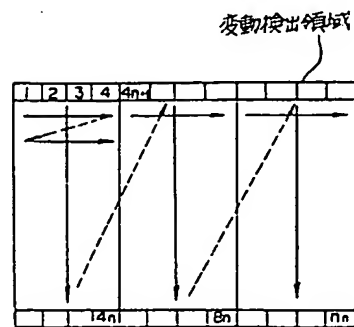
代理人 志賀富士弥



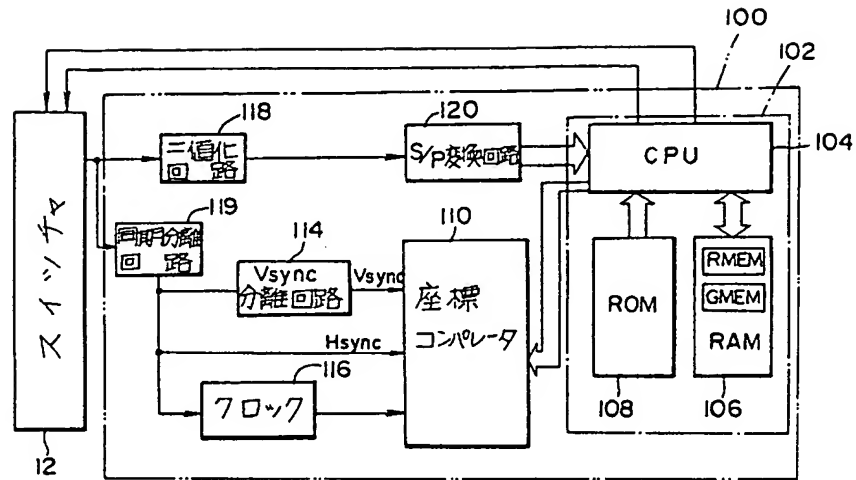
第1図



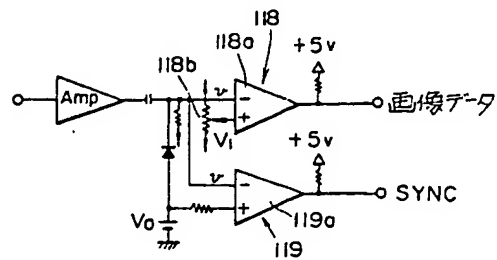
第3図



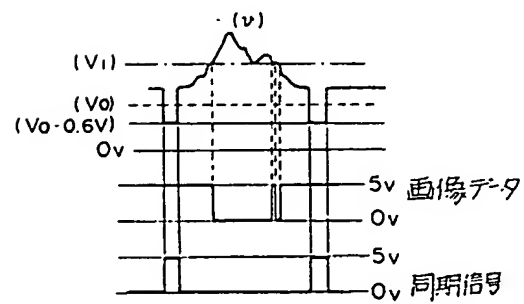
第4図



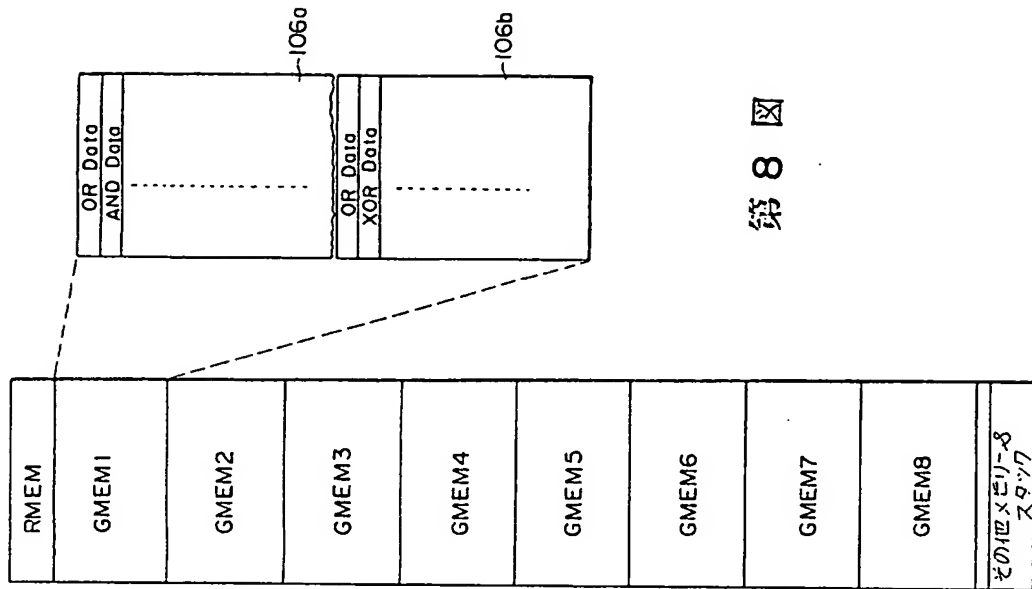
第 2 図



第 5 図

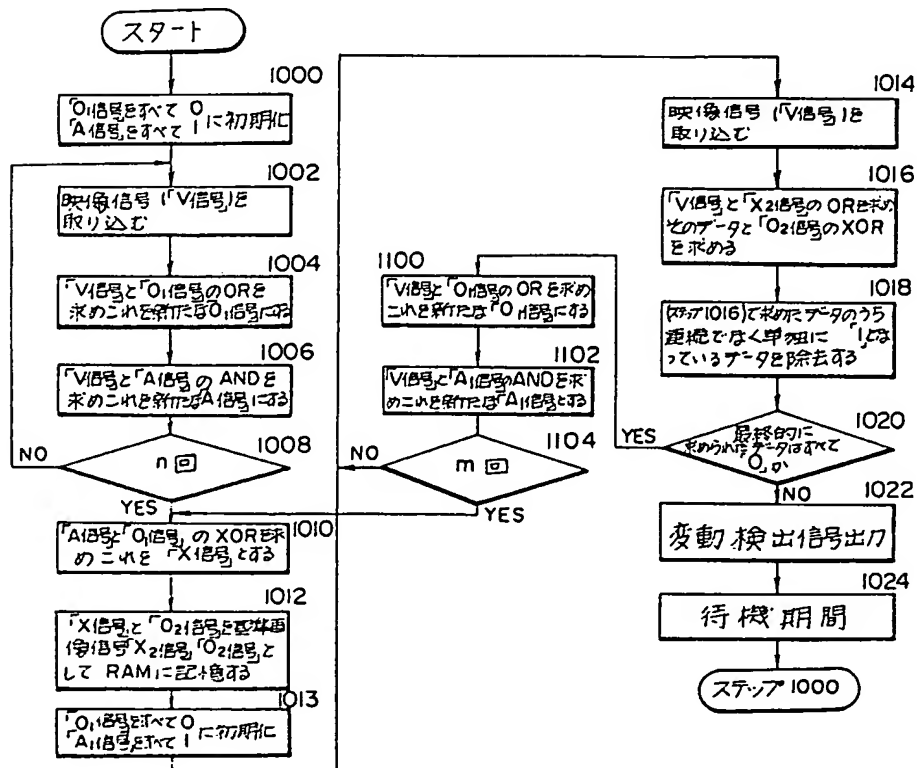


第 6 図

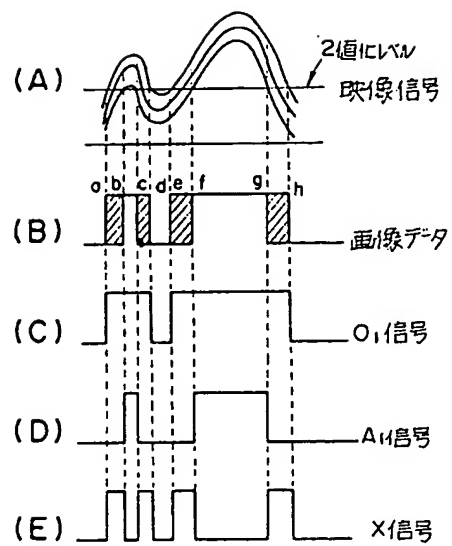


第7図

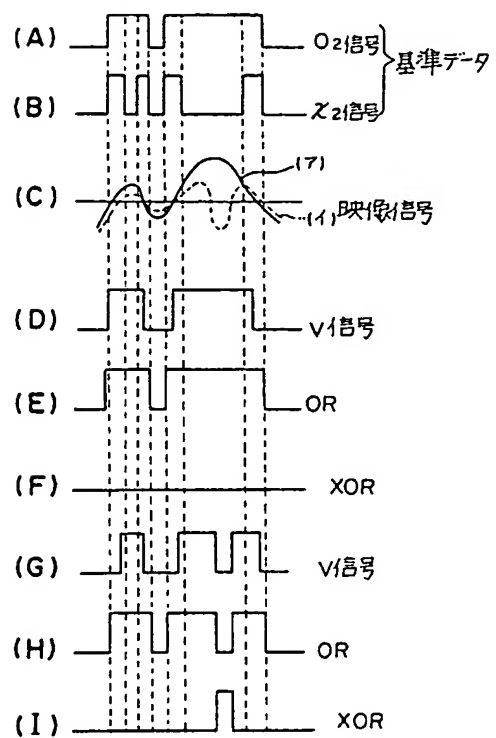
第8図



第9図



第10図



第11図